



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10112695 A**(43) Date of publication of application: **28 . 04 . 98**

(51) Int. Cl

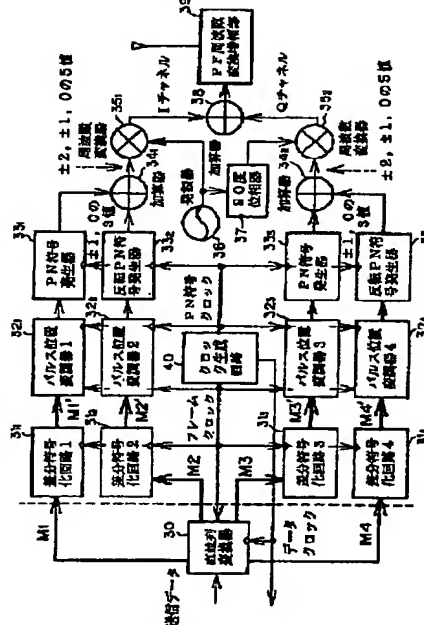
**H04J 13/00**(21) Application number: **08242833**(22) Date of filing: **13 . 09 . 96**(30) Priority: **09 . 08 . 96 JP 08211641**(71) Applicant: **RICOH CO LTD**(72) Inventor: **NAKAMURA MASARU**(54) **COMMUNICATION SYSTEM FOR SPREAD SPECTRUM PULSE POSITION MODULATION**

COPYRIGHT: (C)1998,JPO

## (57) Abstract:

**PROBLEM TO BE SOLVED:** To attain high speed transmission with a small circuit configuration without doubling the number of matched filters by using one pseudo noise series and a series resulting from inverting the codes of the noise series and superimposing separate modulation signals onto orthogonal carriers.

**SOLUTION:** Data symbols M1-M4 outputted from a serial parallel converter 30 are given to differential coding circuits 1-4, in which differential coding is conducted and data symbols M1'-M4' are outputted. According to the outputs, pulse position modulators 1-4 generate pulse position modulation signals of channels 1-4, which are fed to inverted PN code generators 33<sub>1</sub>-33<sub>4</sub>. Adders 34<sub>1</sub>, 34<sub>2</sub> and frequency converters 35<sub>1</sub>, 35<sub>2</sub> generate base band signals of I, Q channels. An adder 38 adds both signals to generate a multiplexed spread spectrum pulse position modulation signal. Thus, four data symbols are sent simultaneously and then data are sent at a high speed.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-112695

(43) 公開日 平成10年(1998) 4月28日

(51) Int.Cl.<sup>6</sup>

H 0 4 J 13/00

識別記号

F I

H 0 4 J 13/00

A

審査請求 未請求 請求項の数 8 O L (全 18 頁)

(21) 出願番号 特願平8-242833

(22) 出願日 平成8年(1996) 9月13日

(31) 優先権主張番号 特願平8-211641

(32) 優先日 平8(1996) 8月9日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72) 発明者 中村 勝

東京都大田区中馬込1丁目3番6号 株式

会社リコー内

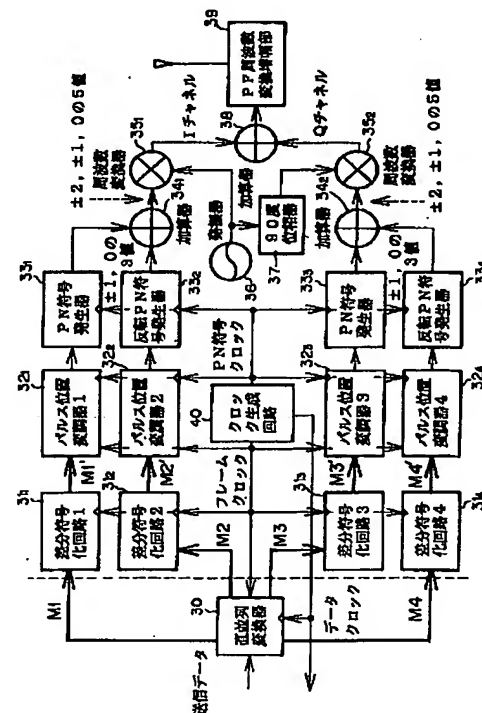
(74) 代理人 弁理士 高野 明近 (外1名)

(54) 【発明の名称】 スペクトル拡散パルス位置変調通信方式

(57) 【要約】

【課題】 1つの疑似雑音系列とその符号を反転した系列を用い、さらに直交する搬送波を用いることでDMFの数を倍にすることなく、4つの疑似雑音系列を用いたのと同等の高速伝送を可能とする。

【解決手段】 伝送すべき情報信号として4つのデータM1~M4を用意し、31<sub>1</sub>~31<sub>4</sub>よりM1'~M4'を出力する。32<sub>1</sub>~32<sub>4</sub>により各フレーム内の連続するM個のスロットのうちの1つを1フレーム周期毎に選択して4チャンネルのパルス位置変調信号を生成する。33<sub>1</sub>~33<sub>4</sub>により続くLスロットに周期Lの疑似音系列を1周期だけ出力する。33<sub>1</sub>と33<sub>2</sub>の出力を加算し、正弦波を掛け合わせてIチャンネルの中間周波信号に周波数変換する。33<sub>3</sub>と33<sub>4</sub>の出力を加算し、90度位相した正弦波を掛け合わせてQチャンネルの中間周波信号に周波数変換し、加算器38により加算して多重化されたスペクトル拡散パルス位置変調信号を生成する。



## 【特許請求の範囲】

【請求項1】 周期Lの疑似雑音系列とその符号を反転させた反転系列を用意し、伝送データとして4つのデータシンボルM1, M2, M3, M4（これらの取り得る値の最大をMとする）を用意し、1フレームが $M+L-1+j$ （但し $j \geq 0$ ）個のスロットよりなるフレームにおいて、フレームのスロットレートは疑似雑音系列のチップレートと同じとし、データシンボルM1の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうち1つを選び、このスロットから始まるLスロットに前記疑似雑音系列を挿入し、次にデータシンボルM2の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうちの1つを選び、このスロットから始まるLスロットに前記反転系列を挿入し、その際疑似雑音系列とその反転系列が重なったスロットについては両者の値の和をそのスロットの値としたものをフレーム毎に連続的に発生させてIチャネルのベースバンド信号とし、同様にデータシンボルM3の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうちの1つを選び、このスロットから始まるLスロットに前記疑似雑音系列を挿入し、次にデータシンボルM4の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうちの1つを選び、このスロットから始まるLスロットに前記反転系列を挿入し、その際疑似雑音系列とその反転系列が重なったスロットについては両者の値の和をそのスロットの値としたものをフレーム毎に連続的に発生させてQチャネルのベースバンド信号とし、互いに90度位相差のある搬送波を用意して、一方をIチャネルのベースバンド信号と掛け合わせ、他方をQチャネルのベースバンド信号と掛け合わせ、最後に両者を加算して直交変調した信号を伝送信号としてデータ伝送を行なうことを特徴とするスペクトル拡散パルス位置変調通信方式。

【請求項2】 請求項1のスペクトル拡散パルス位置変調通信方式において、送信機としてデータシンボルM1が入力されて、差分符号化されたデータシンボルM1'を出力する第1の差分符号化器と、データシンボルM2が入力されて、差分符号化されたデータシンボルM2'を出力する差分符号化器と、データシンボルM3が入力されて、差分符号化されたデータシンボルM3'を出力する差分符号化器と、データシンボルM4が入力されて、差分符号化されたデータシンボルM4'を出力する差分符号化器を有し、次に第1の差分符号化器の出力値M1'に対応して1フレームが $M+L-1+j$ （但し $j \geq 0$ ）個のスロットからなる1フレーム内の連続するM個のスロットのうちの1つを1フレーム周期毎に選択することで第1のパルス位置変調信号を出力するパルス位置変調回路を有し、同様に残る3つ差分符号化器からの出力値M2', M3', M4'に対応して同様のパルス位置変調信号を出力するパルス位置変調回路を有し、さ

らに第1のパルス位置変調信号をトリガ信号として続くLスロットに周期Lの疑似雑音系列を1周期だけ出力することで拡散変調を行なう第1の疑似雑音符号発生器を有し、また、第2のパルス位置変調信号をトリガ信号として続くLスロットに周期Lの反転した疑似雑音系列を1周期だけ出力することで拡散変調を行なう第2の疑似雑音符号発生器を有し、同様に第3のパルス位置変調信号をトリガ信号として続くLスロットに周期Lの疑似雑音系列を1周期だけ出力することで拡散変調を行なう第3の疑似雑音符号発生器を有し、また、第4のパルス位置変調信号をトリガ信号として続くLスロットに周期L反転した疑似雑音系列を1周期だけ出力することで拡散変調を行なう第4の疑似雑音符号発生器を有し、次に、第1の疑似雑音符号発生器の出力と第2の疑似雑音符号発生器の出力を加算器で加算してIチャネルのベースバンド信号となし、これと発振器からの正弦波を第1の乗算器により掛け合わせてIチャネルの中間周波信号に周波数変換し、同様に第3の疑似雑音符号発生器の出力と第4の疑似雑音符号発生器の出力を加算器で加算してQチャネルのベースバンド信号となし、これと発振器からの正弦波を90度位相器により位相したものを第2の乗算器により掛け合わせてQチャネルの中間周波信号に周波数変換し、こうして得られた互いに直交する2つの中間周波信号を第3の加算器により加算することにより、変調信号を生成し、最後に必要に応じてRF周波数変換増幅部により、前記変調信号をさらに周波数変換して増幅し送信信号となすことを特徴とするスペクトル拡散パルス位置変調通信方式。

【請求項3】 請求項2のスペクトル拡散パルス位置変調通信方式において、データ入力をシリアルに行ない、一定数のシリアルデータを4つのデータシンボルM1, M2, M3, M4に変換するシリアルパラレル変換器を備えたことを特徴とするスペクトル拡散パルス位置変調通信方式。

【請求項4】 請求項1のスペクトル拡散パルス位置変調通信方式において、受信機として、請求項2又は3に記載のスペクトル拡散パルス位置変調送信機からの信号を受信し、必要に応じて受信信号を増幅して中間周波信号に変換するRF周波数変換増幅部を有し、この中間周波信号を3分岐して、その1つを入力として再生搬送波を生成する搬送波再生回路と、再生搬送波を2分岐して片方を90度位相し互いに直交する再生搬送波を生成するための位相器を有する一方、残りの2つの中間周波信号と互いに直交する再生搬送波を入力信号として直交検波を行ないI, Q2チャネルのベースバンド信号に変換する2つの周波数変換器を有し、この2つのベースバンド信号各々に対して、送信側と同一の疑似雑音系列（又はその反転系列）が入力されたときに正（又は負）のマッチドパルスを出力し、正負のパルスを含むパルス位置変調信号を再生する2つのマッチドフィルタを有し、各

々のマッチドフィルタ出力から正のパルスと負のパルスを別々に検出して2つのピーク検知信号を出力するピーク振幅極性検波回路を有し、I、Q各々に対して正負のピーク検知を示す4つのピーク検知信号各々に対してピーク間隔時間を測定してデータを出力する4つのピーク間隔測定回路と、各々の測定データを用いて元のデータシンボルを再生する4つのデータシンボル再生回路を備えたことを特徴とするスペクトル拡散パルス位置変調通信方式。

【請求項5】 請求項1のスペクトル拡散パルス位置変調通信方式において、受信機として、請求項2又は3に記載のスペクトル拡散パルス位置変調送信機からの信号を受信し、必要に応じて受信信号を増幅して中間周波信号に変換するRF周波数変換増幅部を有し、この中間周波信号の中心周波数にほぼ等しい周波数の発振器と、この発振器出力を2分岐して片方を90度位相し互いに直交する局発信号を生成するための位相器を有し、この互いに直交する2つの局発信号各々と先の中間周波信号を2分岐した信号を入力信号として直交検波を行ない、I、Q2チャンネルの準ベースバンド信号に変換する2つの周波数変換器を有し、このI、Q2つの準ベースバンド信号各々に対して、送信側と同一の疑似雑音系列（又はその反転系列）が入力されたときに正と負の両方の極性のマッチドパルスを含むパルス位置変調信号を再生する2つのマッチドフィルタを有し、各々のマッチドフィルタ出力からピークの振幅と位相を検出し、I相の正パルス、I相の負パルス、Q相の正パルス、Q相の負パルスを別々に検出して4つのピーク検知信号を出力するピーク振幅位相検波回路を有し、I、Q各々に対して正負のピーク検知を示す4つのピーク検知信号各々に対してピーク間隔時間を測定して測定データを出力する4つのピーク間隔測定回路と、各々の測定データを用いて元にデータシンボルを再生する4つのデータシンボル再生回路を備えたことを特徴とするスペクトル拡散パルス位置変調通信方式。

【請求項6】 請求項4又は5に記載のスペクトル拡散パルス位置変調受信機において、復調された4つのデータシンボルを入力信号として1フレーム毎にシリアルデータに変換して出力データ列を得るパラレルシリアル変換器を備えたことを特徴とするスペクトル拡散パルス位置変調通信方式。

【請求項7】 請求項1乃至6のいずれかに記載のスペクトル拡散パルス位置変調通信方式において、拡散変調に用いる疑似雑音系列としてバーカー系列を用いたことを特徴とするスペクトル拡散パルス位置変調通信方式。

【請求項8】 請求項1乃至7のいずれかに記載のスペクトル拡散パルス位置変調通信方式において、フレーム長 $(M+L-1+j)$ の値をデータシンボルの取り得る値の最大値Mの2倍以上とし、マッチドフィルタ出力における正と負のパルスの生じるスロット位置が重ならな

いように配置したことを特徴とするスペクトル拡散パルス位置変調通信方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、スペクトル拡散パルス位置変調通信方式に関し、例えば、屋内無線通信、無線LAN、無線高速データ通信等に適用可能なものである。

【0002】

【従来の技術】 特開平4-113732号公報（スペクトル拡散パルス位置変調通信方式）においては、疑似雑音符号の振幅に情報を載せるのではなく、一定時間毎に疑似雑音符号を1周期発生させ、そのスタート時間に多値化した情報を載せることで、高速伝送を可能にしている。また、特開平4-137835号公報（スペクトル拡散パルス位置変調通信方式）では、前記特開平4-113732号公報に記載の発明を改良し、伝送データを差分符号化することで同期用のパルスを削除し、より高速化を図っている。

【0003】 スペクトル拡散通信方式に関し、限られた帯域内で高速データ伝送を行なえる方式として、これまでに、前記特開平4-137835号公報の（スペクトル拡散パルス位置変調通信方式）が提案されている。この方式は、パルス位置変調信号のパルスの代わりに1周期分の疑似雑音系列を用いた方式で、変調に用いる疑似雑音系列の各フレーム内での開始位置を多値化することで、従来の1次変調波に周期的な疑似雑音系列を掛け合わせるだけの単純な直接拡散方式より高速化できる。

【0004】

【発明が解決しようとする課題】 しかしながら、前記の発明を用いてさらに高速化するためには、スペクトル拡散通信方式の持つ符号分割多重性を用いる必要があり、そのためには複数の疑似雑音系列を用いる必要が生じ、これにより送信機に複数の疑似雑音発生器を用意し、受信機には送信側と1対1の対応した複数のマッチドフィルタを用意する必要が生じ、変復調部が多重化の数だけ必要になり、複雑化するという欠点があった。また、従来の方式では無線化した場合に搬送波を用いているにも関わらず直交変調は行っていないため、周波数の利用効率が悪くまだ高速化できる余地が残っていた。

【0005】 そこで、本発明では、1つの疑似雑音系列とその符号を反転した系列を用いることで、マッチドフィルタの数を倍にすることなく、2つの疑似雑音系列を用いたのと同等の高速伝送を可能とし、さらに互いに直交する搬送波に別々の変調信号を載せることで、比較的少ない回路構成で4多重化したのと同等の高速伝送が可能なスペクトル拡散通信方式を提供することを目的とする。

【0006】

【課題を解決するための手段】 請求項1の発明は、周期

Lの疑似雑音系列とその符号を反転させた反転系列を用意し、伝送データとして4つのデータシンボルM1, M2, M3, M4 (これらの取り得る値の最大をMとする)を用意し、1フレームがM+L-1+j (但しj ≥ 0) 個のスロットよりなるフレームにおいて、フレームのスロットレートは疑似雑音系列のチップレートと同じとし、データシンボルM1の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうち1つを選び、このスロットから始まるLスロットに前記疑似雑音系列を挿入し、次にデータシンボルM2の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうち1つを選び、このスロットから始まるLスロットに前記反転系列を挿入し、その際疑似雑音系列とその反転系列が重なったスロットについては両者の値の和をそのスロットの値としたものをフレーム毎に連続的に発生させてIチャネルのベースバンド信号とし、同様にしてデータシンボルM3の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうち1つを選び、このスロットから始まるLスロットに前記疑似雑音系列を挿入し、次にデータシンボルM4の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうち1つを選び、このスロットから始まるLスロットに前記反転系列を挿入し、その際疑似雑音系列とその反転系列が重なったスロットについては両者の値の和をそのスロットの値としたものをフレーム毎に連続的に発生させてQチャネルのベースバンド信号とし、互いに90度位相差のある搬送波を用意して、一方をIチャネルのベースバンド信号と掛け合わせ、他方をQチャネルのベースバンド信号と掛け合わせ、最後に両者を加算して直交変調した信号を伝送信号としてデータ伝送を行なうことを特徴とし、もって、拡散変調に1種類のみの疑似雑音系列を用い、この系列とその反転系列を用い、さらに互いに直交する2つの搬送波各々に対して別のデータシンボルによるスペクトル拡散パルス位置変調を行っているため、4つのデータシンボルを同時に伝送でき、従来の単純なスペクトル拡散パルス位置変調通信方式の場合に比べて4倍高速にデータ伝送を可能とし、逆に、高速性が要求されない場合は、4分の1の拡散帯域幅で従来と同程度のデータ伝送を可能としたものである。

【0007】請求項2の発明は、請求項1の発明において、送信機としてデータシンボルM1を入力されて、差分符号化されたデータシンボルM1'を出力する第1の差分符号化器と、データシンボルM2を入力されて、差分符号化されたデータシンボルM2'を出力する差分符号化器と、データシンボルM3を入力されて、差分符号化されたデータシンボルM3'を出力する差分符号化器と、データシンボルM4を入力されて、差分符号化されたデータシンボルM4'を出力する差分符号化器を有し、次に第1の差分符号化器の出力値M1'に対応して

1フレームがM+L-1+j (但しj ≥ 0) 個のスロットからなる1フレーム内の連続するM個のスロットのうちの1つを1フレーム周期毎に選択することで第1のパルス位置変調信号を出力するパルス位置変調回路を有し、同様に残る3つ差分符号化器からの出力値M2', M3', M4'に対応して同様のパルス位置変調信号を出力するパルス位置変調回路を有し、さらに第1のパルス位置変調信号をトリガ信号として続くLスロットに周期Lの疑似雑音系列を1周期だけ出力することで拡散変調を行なう第1の疑似雑音符号発生器を有し、また、第2のパルス位置変調信号をトリガ信号として続くLスロットに周期Lの反転した疑似雑音系列を1周期だけ出力することで拡散変調を行なう第2の疑似雑音符号発生器を有し、同様に第3のパルス位置変調信号をトリガ信号として続くLスロットに周期Lの疑似雑音系列を1周期だけ出力することで拡散変調を行なう第3の疑似雑音符号発生器を有し、また、第4のパルス位置変調信号をトリガ信号として続くLスロットに周期L反転した疑似雑音系列を1周期だけ出力することで拡散変調を行なう第4の疑似雑音符号発生器を有し、次に、第1の疑似雑音符号発生器の出力と第2の疑似雑音符号発生器の出力を加算器で加算してIチャネルのベースバンド信号となし、これと発振器からの正弦波を第1の乗算器により掛け合わせてIチャネルの中間周波信号に周波数変換し、同様に第3の疑似雑音符号発生器の出力と第4の疑似雑音符号発生器の出力を加算器で加算してQチャネルのベースバンド信号となし、これと発振器からの正弦波を90度位相器により位相したものを第2の乗算器により掛け合わせてQチャネルの中間周波信号に周波数変換し、こうして得られた互いに直交する2つの中間周波信号を第3の加算器により加算することにより、変調信号を生成し、最後に必要に応じてRF周波数変換増幅部により、前記変調信号をさらに周波数変換して増幅し送信信号となすことを特徴とし、もって、4チャンネルの多値データシンボルをフレームクロック毎に同時に送信するようにし、データのビットずれを起こさないようにしたものである。

【0008】請求項3の発明は、請求項2の発明において、データ入力をシリアルに行ない、一定数のシリアルデータを4つのデータシンボルM1, M2, M3, M4に変換するシリアルパラレル変換器を備えたことを特徴とし、もって、データ入力部にシリアルパラレル変換器を備えることによりシリアルデータ列の送信を可能としたものである。

【0009】請求項4の発明は、請求項1の発明において、受信機として、請求項2又は3に記載のスペクトル拡散パルス位置変調送信機からの信号を受信し、必要に応じて受信信号を増幅して中間周波信号に変換するRF周波数変換増幅部を有し、この中間周波信号を3分岐して、その1つを入力として再生搬送波を生成する搬送波

再生回路と、再生搬送波を2分岐して片方を90度位相し互いに直交する再生搬送波を生成するための位相器を有する一方、残りの2つの中間周波信号と互いに直交する再生搬送波を入力信号として直交検波を行ないI、Q 2チャンネルのベースバンド信号に変換する2つの周波数変換器を有し、この2つのベースバンド信号各々に対して、送信側と同一の疑似雑音系列（又はその反転系列）が入力されたときに正（又は負）のマッチドパルスを出し、正負のパルスを含むパルス位置変調信号を再生する2つのマッチドフィルタを有し、各々のマッチドフィルタ出力から正のパルスと負のパルスを別々に検出して2つのピーク検知信号を出力するピーク振幅極性検波回路を有し、I、Q各々に対して正負のピーク検知を示す4つのピーク検知信号各々に対してピーク間隔時間を測定してデータを出力する4つのピーク間隔測定回路と、各々の測定データを用いて元のデータシンボルを再生する4つのデータシンボル再生回路を備えたことを特徴とし、もって、同期搬送波を再生することにより、疑似雑音系列とその反転系列に対するマッチドパルスの生成を1つのマッチドフィルタで実現し、同期を取らない方式に比べ、各データシンボルに対するピーク検出を容易にし、復調部の回路構成を簡単にし、さらに、4チャンネルに多値のデータシンボルをフレームクロック毎に同時に復調できるようにし、データのビットずれを起こさないようにしたものである。

【0010】請求項5の発明は、請求項1の発明において、受信機として、請求項2又は3に記載のスペクトル拡散パルス位置変調送信機からの信号を受信し、必要に応じて受信信号を増幅して中間周波信号に変換するRF周波数変換増幅部を有し、この中間周波信号の中心周波数にはほぼ等しい周波数の発振器と、この発振器出力を2分岐して片方を90度位相し互いに直交する局発信号を生成するための位相器を有し、この互いに直交する2つの局発信号各々と先の中間周波信号を2分岐した信号を入力信号として直交検波を行ないI、Q 2チャンネルの準ベースバンド信号に変換する2つの周波数変換器を有し、このI、Q 2つの準ベースバンド信号各々に対して、送信側と同一の疑似雑音系列（又はその反転系列）が入力されたときに正と負の両方の極性のマッチドパルスを含むパルス位置変調信号を再生する2つのマッチドフィルタを有し、各々のマッチドフィルタ出力からピークの振幅と位相を検出し、I相の正パルス、I相の負パルス、Q相の正パルス、Q相の負パルスを別々に検出して4つのピーク検知信号を出力するピーク振幅位相検波回路を有し、I、Q各々に対して正負のピーク検知を示す4つのピーク検知信号各々に対してピーク間隔時間を測定して測定データを出力する4つのピーク間隔測定回路と、各々の測定データを用いて元にデータシンボルを再生する4つのデータシンボル再生回路を備えたことを特徴とし、もって、高周波無線信号からのベースバンド

信号に変換する際に、厳密なベースバンド信号ではなくオフセット搬送波を許容し、搬送波の同期再生を不要とし、周波数変換部の構成を単純化し、コストを低減し、また、無線信号の伝搬環境が悪く、搬送波の再生が技術的に困難な場合にも対応できるようにしたものである。

【0011】請求項6の発明は、請求項4又は5の発明において、復調された4つのデータシンボルを入力信号として1フレーム毎にシリアルデータに変換して出力データ列を得るパラレルシリアル変換器を備えたことを特徴とし、もって、データ出力部にパラレルシリアル変換器を備えることにより、受信データをシリアルに出力できるようにしたものである。

【0012】請求項7の発明は、請求項1乃至6のいずれかの発明において、拡散変調に用いる疑似雑音系列としてバーカー系列を用いたことを特徴とし、もって、拡散変調に用いる疑似雑音系列としてバーカー系列を用いていることにより、M系列などのような通常の周期系列より本変調方式においては相互相関特性を小さくし、誤り率を下げて伝送特性を改善したものである。

【0013】請求項8の発明は、請求項1乃至7のいずれかの発明において、フレーム長 $(M+L-1+j)$ の値をデータシンボルの取り得る値の最大値Mの2倍以上とし、マッチドフィルタ出力における正と負のパルスの生じるスロット位置が重ならないように配置したことを特徴とし、もって、フレーム長 $(M+L-1+j)$ の値をデータシンボルの取り得る値の最大値の2倍以上の値にし、1フレーム内でデータシンボルM1とM2間及びM3とM4間でスロット位置を重ならないようにし、受信機のマッチドフィルタ出力の正ピークと負ピークの重なりを避けることができ、ピークの判定を容易にし、受信機の構成を簡易化してコストを下げられるようにするとともに、誤り率を下げ、伝送特性を改善したものである。

#### 【0014】

【発明の実施の形態】本発明について述べる前に、本発明の前提となる従来のスペクトル拡散パルス位置変調通信方式について、図16に基づいて説明する。図16

(A)は、単純なパルス位置変調方式の場合の変調信号を示したもので、1フレーム当たり4スロット構成の例を示している。送信すべきM値のデータシンボルに対応してM個のスロットのうち1を選択してパルスを送出することにより、パルス位置変調を行なう方式である。

【0015】図16(B)は、図16(A)に示した方式にスペクトル拡散変調を重ねたような方式であるスペクトル拡散パルス位置変調通信方式の変調信号を示したものである。特開平4-137835に記載してあるとおり、本方式は、従来のパルス位置変調における幅が1スロット分のパルスの代わりに、パルスの開始位置から続くLスロットに系列長Lの疑似雑音系列を挿入することで、拡散変調を行なっている。隣のフレームとの信



号の重なりを防ぐため、フレーム長をパルス位置変調の場合より $L-1$ スロット以上長くしている。従って、1フレーム当たりのスロット数は $M+L-1+j$ （但し $j \geq 0$ ）となっている。

【0016】図16（B）の例ではフレームの先頭からMスロットのうちの1つの伝送したいデータを差分符号化したデータに対応させて選択し、このスロットから続くLスロットに疑似雑音系列をはめ込んで、拡散変調を行なっている。この例は $M=4$ 、 $L=7$ 、 $j=0$ の場合の送信信号を示したもので、伝送したい差分符号化後データが0、1、3…の場合の変調信号を示している。

【0017】これを拡散に用いたのと同じ系列に整合させたマッチドフィルタに入力すると、その出力には図16（C）のようなパルス位置変調信号が再生される。これは拡散に用いる疑似雑音系列の自己相関特性が、図16（D）に示すとおり系列間の時間差が1スロット時間以下のときだけ鋭いピークを示すことによる。あとは、再生されたパルスの各フレーム内におけるスロット位置を求めることで元のデータが再生できる。

【0018】図17、18は、これを具体的に実現するための送信部及び受信部の回路構成を示す図で、図17に示す送信部においては、クロック発生器1の出力で疑似雑音系列発生器9を駆動すると共に、 $(M+L-1+j)$ 回カウントする毎に零に戻るカウンタ2を駆動しておく。伝送対象となるシリアルデータはまず直列並列変換器5により並列データに変換され、1フレーム前の並列データをレジスタ8に記録しておいて、その出力値とこの並列データと加算器6で足し、先ほどのレジスタ8に帰還することにより差分符号化を行ない、レジスタ8の出力値と先ほどのカウンタ2の値をコンパレータ4で比較して一致した時に疑似雑音発生器9に対してトリガパルス信号を送ることにより疑似雑音系列を1周期発生させる。カウンタ2の出力がある一定値になったことを検知する検出器3によりフレームクロックが生成され、レジスタはこのフレームクロックに同期して動作する。また、このクロックをPLL7等で通倍したクロックを用いることで直列並列変換が行なわれる。疑似雑音発生器9からの信号は発振器11からの信号と乗算器10により掛け合わされて高周波信号に変換され、フィルタ12等を通してアンテナからの無線信号として送信される。

【0019】図18は、受信部を説明するための図で、該受信部は、送信器からの信号をアンテナで受信してアンプ20で増幅し、発振器22からの局部発振信号と乗算器21で掛け合わせることで中間周波信号に変換し、これをフィルタ22及び利得制御増幅器24に通して増幅し、送信側と同一の疑似雑音系列に対応したマッチドフィルタ25に通すことで、逆拡散を行ないパルス位置変調信号を再生し、これを検波器26で検波してベースバンドパルス位置変調信号に変換し、この信号のパ

ルス間隔を続くパルス間隔測定回路27により測定し、その測定値から送信データを再生して最後に並列直列変換器28によりシリアルデータに変換し、送信信号と同一の信号を再生するというものである。

【0020】以上に述べた従来の方式は基本的にマッチドパルスの振幅しか見ていないため、パルスの位相情報も変調に利用することで多重化が可能であり、まだまだ高速化が図れる。本発明は、 $0$ 、 $\pi/2$ 、 $\pi$ 、 $3\pi/2$ の4つに位相に対するマッチドパルスを区別することで、各々を1チャネルのパルス位置変調信号として利用し、従来の4倍の速度のデータ伝送を可能とするスペクトル拡散パルス位置変調通信方式を提供するものである。

【0021】以下に、本発明の構成と動作について説明する。最初に、請求項1の基本となる変調された信号のフレーム構成について説明する。図1（A）は従来のベースバンドにおけるデータシンボル1に対するスペクトル拡散パルス位置変調信号を示し、これは丁度零相の信号に当たる。系列としては（++++--+-）というパターン7チップのパーカー系列を用い、データシンボルの最大値が4で1フレーム長が10の場合の例を示している。以下の例も同様である。フレーム間の空きスロットは零を出力するので、出力は $\pm 1$ と0の3値となる。

【0022】フレームの構成を説明すると、伝送すべきM値の第1のデータシンボルに対して1フレームが $M+L-1+j$ （但し $j \geq 0$ ）個のスロットよりなるフレームを用意し、フレームのスロットレートは疑似雑音系列のチップレートと同じとし、データシンボル値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうちの1つを選び、このスロットから始まるLスロットに前記疑似雑音系列を挿入する。以上のように構成されたフレームを連続的に発生させて第1のスペクトル拡散パルス位置変調信号を生成する。

【0023】図1（B）はデータシンボル2に対応して図1（A）で用いた系列を反転した系列を拡散変調に用いた場合の変調信号を示し、これは丁度 $\pi$ 相の信号にあたる。図1（C）は図1（A）と図1（B）に示した変調信号を足し合わせた結果のベースバンド信号で3値の信号を2つ足することにより出力は $\pm 2$ 、 $\pm 1$ 、0の5値となる。これをIチャネルのベースバンド信号とする。

【0024】データシンボル3とデータシンボル4についても同様に反転系列を併用することで図1（D）に示すような変調信号が生成でき、これをQチャネルのベースバンド信号とする。実際の四重化されたスペクトル拡散パルス位置変調信号は図1（C）と図1（D）の信号に互いに90度位相差のある正弦波を掛け合わせ、両者を加算することで生成される。受信側では先ず、前記の変調信号から同期搬送波を再生し、これを用いて受信信

号を直交検波することにより I 相と Q 相の 2 チャンネルのベースバンド信号を再生する。次に、これらの信号を各々マッチドフィルタに通すことで 2 つの両極性のパルス位置変調信号が再生され、後は正のパルス間隔と負のパルス間隔を別々に測定することで 4 つの位相の各々に対応したパルスの間隔が独立して測定でき、測定結果を元に 4 つのデータシンボルが再生できる。

【0025】請求項 2 以降の発明は、請求項 1 の発明のフレーム形式のスペクトル拡散信号を用いて通信を行なう送受信機の回路構成と動作に関するもので、最初に図 2 を参照して、請求項 2 のスペクトル拡散パルス位置変調送信機の構成と動作について説明する。まず、直並列変換器 30 により、伝送すべき情報信号として 4 つのデータシンボル M1, M2, M3, M4 を用意する。各データシンボルは、各々差分符号化器 31<sub>1</sub>~31<sub>4</sub> に入力されて差分符号化されたデータシンボル M1', M2', M3', M4' を出力する。次に、4 つのパルス位置変調回路 32<sub>1</sub>~32<sub>4</sub> により各差分符号化器 31<sub>1</sub>~31<sub>4</sub> の出力値に対応して各フレーム内の連続する M 個のスロットのうちの 1 つを 1 フレーム周期毎に選択して 4 チャンネルのパルス位置変調信号を生成する。さらにチャンネル 1 とチャンネル 3 のパルス位置変調信号をトリガ信号として各々疑似雑音符号発生器 33<sub>1</sub>, 33<sub>3</sub> により続く L スロットに周期 L の疑似雑音系列を 1 周期だけ出力して 2 チャンネルのスペクトル拡散パルス位置変調信号を生成する一方、チャンネル 2 とチャンネル 4 のパルス位置変調信号をトリガ信号として各々極性を反転させた疑似雑音符号発生器 33<sub>2</sub>, 33<sub>4</sub> により続く L スロットに周期 L の疑似音系列を 1 周期だけ出力して 2 チャンネルのスペクトル拡散パルス位置変調信号を生成する。

【0026】次に、第 1 の疑似雑音符号発生器 33<sub>1</sub> の出力と第 2 の疑似雑音符号発生器 33<sub>2</sub> の出力を加算器 34<sub>1</sub> で加算して I チャンネルのベースバンド信号とし、これと発振器 36 からの正弦波を第 1 の乗算器 35<sub>1</sub> により掛け合わせて I チャンネルの中間周波信号に周波数変換し、同様に第 3 の疑似雑音符号発生器 33<sub>3</sub> の出力と第 4 の疑似雑音符号発生器 33<sub>4</sub> の出力を加算器 34<sub>2</sub> で加算して Q チャンネルのベースバンド信号とし、これと発振器 36 からの正弦波を 90 度位相器 37 により位相した正弦波を第 2 の乗算器 35<sub>2</sub> により掛け合わせて Q チャンネルの中間周波信号に周波数変換し、こうして得られた互いに直交する 2 つの中間周波信号を第 3 の加算器 38 により加算することにより、多重化されたスペクトル拡散パルス位置変調信号を生成する。さらに、必要に応じて RF 周波数変換増幅部 39 により、前記変調信号をさらに周波数変換し、増幅し、送信信号としても良い。

【0027】次に、以上述べた図 2 に関する構成と動作でまだ説明していない各機能ブロックの具体的構成と動作について述べる。まず、差分符号化回路 31 (31<sub>1</sub>~31<sub>4</sub>) の具体例を図 3 に示す。図 3 に示すように、

フレームクロックに同期して動作するレジスタ 31a を用意しておき、レジスタの出力と送信すべき M 値のデータシンボルの値を加算器 31b により加算し、結果をレジスタ 31a に帰還することで次のレジスタ値を決定し、これにより差分符号化を行なう。このとき、加算結果が M 以上になった場合は M で割った余りをレジスタ値とする。2 進演算の場合は桁上がりビットを無視すれば良い。

【0028】図 4 はパルス位置変調器 32 (32<sub>1</sub>~32<sub>4</sub>) の具体例で、PN 符号用クロックに同期して動作する並列入力付きカウンタ 32a を用意し、1 フレーム毎に 1 パルスを生じさせるフレーム同期パルスをトリガ信号として差分符号化データシンボルをカウンタ 32a に読み込む。その後はカウントを続け、カウント出力をそれに続く等価比較器 32b に入力することで比較値 M<sub>r</sub> と一致したときだけパルスを出力するようにすれば、パルス位置変調信号を生成できる。

【0029】図 5 は PN 符号発生器 33 (33<sub>1</sub>~33<sub>4</sub>) の具体例で、PN 符号用クロックに同期して動作する PN 符号の系列長分の段数の並列入力付きシフトレジスタ 33a を 2 つ用意し、並列入力端子には、同じ PN 符号のパターンデータ 33b を ROM やスイッチで入力しておく。2 つのシフトレジスタ 33a, 33a のシリアル入力の一方を 0 とし、他方を 1 としておき、通常はシフト動作するようにしておくと、2 つのレジスタ出力の抵抗による加算結果は 0 と 1 の中間値となる。ここにパルス位置変調信号をトリガ信号として並列入力動作をさせると、丁度 1 周期部の符号データ (図では 1110010) が 2 つのレジスタ出力に生じて加算結果も (1110010) となる。その後は又 0 と 1 の中間値となり、以上のようにして 3 値のスペクトル拡散パルス位置変調信号が生成される。

【0030】なお、図 2 の例では送信部の動作クロックとして 3 種類の同期したクロックを用いている。そのための基準発振器からのクロック信号 (SCLK) をもとにクロック生成回路 40 により疑似雑音符号用クロック (PCLK)、フレームクロック (FCLK)、入力データ信号用クロック (DCLK) を生成している。クロック生成器の構成例を図 6 に示す。図 6 に示すとおり、基準発振器からのクロック信号 (SCLK) を分周器 40a 及び分周器 40b に入力して、PCLK 及び DCLK を生成する。さらに DCLK の出力を分周器 40c により分周して FCLK を生成する。このとき、1 フレーム当たりの送信データビット数を K として、FCLK = DCLK × K, PCLK × (フレーム長) を満たすように各分周器の分周比を設定する。場合によっては分周器 40a は不要になる場合もある。

【0031】請求項 3 のスペクトル拡散パルス位置変調送信機は、請求項 2 のスペクトル拡散パルス位置変調送信機において、データ入力をシリアルに行ない、一定数



のシリアルデータを4つのデータシンボルM1, M2, M3, M4に変換するシリアルパラレル変換器30を追加したものである。具体的には並列出力機能付きのシフトレジスタを入力データ用クロック(DCLK)で動作させ、シリアル入力から送信すべきデータを1つずつシフトレジスタ内に読み込み、1フレーム毎にフレームクロックをトリガ信号として並列に出力し、その出力を4つに分けてM1, M2, M3, M4の4つのデータシンボル値を生成し、これを請求項2の入力信号として用いることで、スペクトル拡散パルス位置変調信号を生成する。データ伝送の効率を考えると、M1, M2, M3, M4の値としては2のべき乗を用いるのが望ましい。

【0032】次に、図7を参照して請求項4のスペクトル拡散パルス位置変調受信機について説明する。この受信機は、前述のスペクトル拡散パルス位置変調送信機からの信号を受信して、もとの4つのデータシンボルM1, M2, M3, M4を再生するものである。図7において、送信機からの受信信号を必要に応じてRF周波数変換増幅部41により増幅し中間周波信号に変換する。次に、この中間周波信号を3分岐して、その1つを搬送波再生回路42に入力し、再生搬送波を生成する。さらに、この再生搬送波を2分岐して片方を位相器43により90度位相し互いに直交する再生搬送波を生成する。続いて、2つの周波数変換器44, 45を用いて各々に中間周波信号と先ほどの互いに直交する再生搬送波を入力して直交検波を行ない、I, Q2チャンネルのベースバンド信号に変換する。

【0033】この2つのベースバンド信号を各々送信側と同一の疑似雑音系列に整合させたマッチドフィルタ46, 47に入力すると、フィルタ出力には正負のパルスを含むパルス位置変調信号が再生される。続く、ピーク振幅極性検波回路48, 49では、各々のマッチドフィルタ出力からの正パルスと負のパルスを別々に検出して2つのピーク検知信号を出力する。I, Q各々に対して正負のピーク検知を示す4つのピーク検知信号を元に、続く4つのピーク間隔測定回路50(50<sub>i</sub>~50<sub>j</sub>)では各信号のピーク間隔時間を測定し、測定データを出力する。最後に、各々の測定データをもとに4つのデータシンボル再生回路51(51<sub>i</sub>~51<sub>j</sub>)により元のデータシンボル値を演算し、復調データとして並列に出力する。

【0034】次に、以上述べた図7に関する構成と動作でまだ説明していない各機能ブロックの具体的構成と動作について述べる。まず、搬送波再生回路42の具体例を図8に示す。本方式における変調信号は4相位相変調の一種とも考えられるので、この信号を4通倍すればデータ変調の無い正弦波が得られ、これを4分周することで受信信号に同期した搬送波を再生できる。そのために、図8ではRF部からの中間周波信号を乗算器42aの2つの入力端子に入力することで2通倍波を生成し、

さらにこれを乗算器40bで2通倍することにより搬送波の4通倍波を生成し、これをバンドパスフィルタ42cに通して不要な周波数成分を除去し、最後に4分周器42dで周波数を1/4にして元の搬送波を再生する。

【0035】次に、マッチドフィルタ部46, 47の構成について述べると、SAW, CCD等の素子を用いたアナログマッチドフィルタ構成(1)と、まずA/D変換器に通してディジタル化し、ディジタル信号処理によりマッチドフィルタを構成するディジタルマッチドフィルタ構成(2)の2通りがあげられる。ここでは図7にもあるとおり、ディジタル構成のマッチドフィルタ46, 47について図9のもとにマッチドフィルタ46を基準にして説明する。まず、フィルタの入力端でA/D変換器によりアナログ信号をディジタル信号に変換する。疑似雑音符号の1周期時間に渡ってA/D変換されたデータを保存しておくために、疑似雑音系列長の正数倍(1スロット時間中のサンプリング回数分必要)の数だけレジスタを用意して直列に接続しておき、システムクロック毎にすべてのレジスタ出力を取りだし、これに疑似雑音系列のパターンによって決まるタップ係数をかけ、その出力を順次足し合わせることでマッチドフィルタ出力が得られる。入力からタップ係数と同一パターンの疑似雑音系列が入力された場合、その値が順次レジスタ列に直列に読み込まれ、ある時点で入力系列とタップ係数の位相が揃うため、各加算器への入力データがすべて(正又は負)になる結果、マッチドパルスが生じる。

【0036】続く、ピーク振幅極性検波回路48(49)は、図10で実現される。図10は正のピークのみを検出するディジタル式の回路例で、送信側の疑似雑音系列用クロックの2倍の速度でマッチドパルスのサンプリングを行なうシステムを想定している。まず、入力端子からA/D変換器よりディジタル信号に変換されたマッチドパルスデータ又はディジタルマッチドフィルタの出力データを入力データとしてレジスタAに読み込み、1クロック毎にレジスタAからレジスタB、レジスタBからレジスタCに順に転送し、3つの連続するサンプリングデータを常に保持しておく。この例ではレジスタBの値を両隣の値と各々コンパレータD, Eにより比較し、さらに中央のレジスタBの値を正ピークのしきい値とコンパレータFで比較し、以上3つのすべてにおいてBの値の方が大きい時のみ正ピークが生じたと判定し正ピーク検出信号を出力するものである。負ピーク検出の場合はコンパレータの出力を逆にし、しきい値の符号を反転する必要がある。両方の回路を用意することで正ピークと負ピークを別々に検出できる。

【0037】次に、パルス間隔測定回路50及びデータシンボル再生回路51についても種々の回路形式が考えられるが、一例として図11の回路をあげ、これについ

て説明する。この回路はカウンタとレジスタから構成され、これらはピーク検出回路からのピーク検出信号により並列入力端子からデータを読み込むもので、そのときのカウンタ値がピーク間隔の測定値としてレジスタに記録される。ピーク検出信号が無い場合はカウンタのみがクロック信号に同期してカウンタ動作を行なう。この例ではカウンタの初期値を $-(M+L-1+j)$ とすることで1フレームカウント後の値がちょうど元のデータシンボル値Mとなるように構成しているため、パルス間隔測定回路がデータシンボル再生回路も兼ねている。

【0038】なお、図7の例では同期クロック再生回路52により受信部の動作に必要なサンプリングクロック、フレームクロック、データクロックを生成しており、そのうちフレームクロックとデータクロックは送信側のデータクロックに同期させる必要があるため、クロック再生が必要である。この、同期クロック再生回路52の構成の一例を図12に示す。この例は、サンプリング周波数が送信側の疑似雑音系列用クロックの2倍の場合を想定した回路で、送信側のクロック生成回路40における基準クロックより僅かに周波数の高い基準クロックを用意し、ピーク間隔測定回路50のカウンタの最下位ビットとピーク検出信号のアンドを取って受信側クロックの進み過ぎを検知し、これをDフリップフロップに入力して1クロック分だけ出力がハイとなる信号を生成し、これと基準クロックのオアを取って1パルスだけを削除することにより、送信側クロックにほぼ同期したサンプリングクロックを再生し、これを2つの分周器で分周することで同期データクロック及び同期フレームクロックを再生する。

【0039】請求項5のスペクトル拡散パルス位置変調受信機は、請求項2又は3で述べたスペクトル拡散パルス位置変調送信機からの受信した後、請求項4のように搬送波を再生してこの信号を完全なベースバンド信号に変換するのではなく、搬送波に近い非同期の局部発振器を用いてオフセット搬送波を含んだ準ベースバンド信号に変換し、オフセットの影響はスペクトル拡散パルス位置変調の復調部で吸収するものである。高周波部では搬送波の同期再生が不要になるため、高周波回路の製作が容易になるが、その分復調部は複雑になる。

【0040】図13をもとに説明すると、まず、送信機からの受信信号を必要に応じてRF周波数変換増幅部41により増幅し中間周波信号に変換する。次に、この中間周波信号の中心周波数にほぼ等しい周波数の発振器54を用意し、この発振出力とこれを位相器43で90度移相した出力を各々乗算器44、45を用いて先の中間周波信号と掛け合わせ、搬送波のオフセットを含んだIフェーズ準ベースバンド信号及びQフェーズの準ベースバンド信号を生成する直交検波を行なう。この2つの準ベースバンド信号を各々送信側と同一の疑似雑音系列に整合させたマッチドフィルタ46、47に入力すると、

フィルタ出力にはオフセット周波数の正弦波により振幅変調の掛かった正負のパルスを含むパルス位置変調信号が再生される。

【0041】続く、ピーク振幅位相検波回路55では、2つのマッチドフィルタ出力からIチャネルの正のパルスと負のパルス、及びQチャネルの正のパルスと負のパルスの計4チャネル分のパルスを別々に検出して4つのピーク検知信号を出力する。あとは、請求項4で述べたスペクトル拡散パルス位置変調受信機と全く同様の構成で、4つのピーク検知信号を元に各々のピーク間隔測定回路50で各信号のピーク間隔時間を測定し、各々の測定データをもとに4つのデータシンボル再生回路51により元の4つのデータシンボル値を演算し、復調データとして並列に出力する。以上の中で、マッチドフィルタ46、47、ピーク間隔測定回路50及びデータシンボル再生回路51については請求項4の中で述べたので、それと異なるピーク振幅位相検波回路について説明する。ピーク振幅位相検波回路は振幅演算回路とピーク検出回路と位相検出回路で構成される。ピーク検出回路については図10で説明したのでここでは残りの2つについて説明する。

【0042】振幅演算回路の具体例としては、図14のような回路が考えられる。この回路では2つのディジタル型マッチドフィルタからの出力を各々ディジタル乗算器で二乗し、その結果を足し合わせることで、マッチドパルスの振幅二乗値を求めている。この信号をピーク検出に用いることによりオフセット搬送波による位相の回転と無関係にピーク検出が出来る。

【0043】次に、位相検出回路の具体例として図15の回路について説明する。本回路では位相を16相に分け、IフェーズとQフェーズの2つのマッチドフィルタ出力（その値をI、Qとする）を用いて除算回路61により $I \div Q$ を求め、その値とQの符号から位相データへの変換テーブル62を用いて4ビット（16値）の位相値を求める。次に、ピーク振幅検出信号により駆動される基準のI相正ピークの位相値を保持するための4ビットレジスタ63を用意し、この出力値と先の変換テーブルの出力値を一致判定回路64により判定し、差が1以下なら一致と判定してピーク検出信号とのアンドを取り、I相正ピーク検出信号を生成する。このときピーク振幅検出信号により位相レジスタ63にそのときの変換テーブル62の出力データを読み込む。同様にして、位相レジスタの出力値と変換テーブルの出力値に加算器65で4を足した結果を2つ目の一致判定回路64により判定し、差が1以下なら一致と判定してピーク検出信号とのアンドを取り、Q相負ピーク検出信号を生成する。このときピーク振幅検出信号により位相レジスタ63にそのときの変換テーブル63の出力データに4を足した値を読み込む。以下同様にして変換テーブル値に8を足したものと一致判定を行なうとI相負ピーク検出信号が

生成され、12を足したものと一致判定を行なうとQ相正ピーク検出信号が生成される。4つの一致判定回路のどれに一致が生じるかによって位相レジスタへの次の加算値が変化するため、図のように加算値選択回路を用意している。

【0044】請求項6のスペクトル拡散パルス位置変調受信機は、請求項4、5のスペクトル拡散パルス位置変調受信機4つの復調データシンボルをさらにパラレルシリアル変換器に通することにより、復調データをシリアルに出力するものである。

【0045】請求項7のスペクトル拡散パルス位置変調通信方式及び送受信機は、これまでの請求項1乃至6のスペクトル拡散パルス位置変調通信方式及び送受信機において拡散変調に用いる疑似雑音系列として特にバーカー系列を用いるというものである。バーカー系列は有限長の系列であるため、疑似雑音系列を1周期毎に使用する本発明のような方式においては、M系列などのような通常の周期系列より相互相関特性を小さくできる。バーカー系列のパターン例としては7チップの(1, 1, 1, -1, -1, 1-1)や11チップの(1, 1, 1, -1, -1, -1, 1, -1, -1, 1, -1)等がある。

【0046】請求項8のスペクトル拡散パルス位置変調通信方式及び送受信機は、これまでの請求項1乃至7のスペクトル拡散パルス位置変調通信方式及び送受信機においてフレーム長(M+L-1+j)の値をデータシンボルの取り得る値の最大値Mの2倍以上の値にし、1フレーム内でデータシンボルM1とM2間及びM3とM4間でスロット位置が重ならなうように配置している。そのため、受信機のマッチドフィルタに生じる正ピーク及び負ピークが時間的に重なるのを防ぐことができ、復調が容易になる。

【0047】

【発明の効果】請求項1の発明は、周期Lの疑似雑音系列とその符号を反転させた反転系列を用意し、伝送データとして4つのデータシンボルM1, M2, M3, M4(これらの取り得る値の最大をMとする)を用意し、1フレームがM+L-1+j(但しj≧0)個のスロットよりなるフレームにおいて、フレームのスロットレートは疑似雑音系列のチップレートと同じとし、データシンボルM1の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうち1つを選び、このスロットから始まるLスロットに前記疑似雑音系列を挿入し、次にデータシンボルM2の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうちの1つを選び、このスロットから始まるLスロットに前記反転系列を挿入し、その際疑似雑音系列とその反転系列が重なったスロットについては両者の値の和をそのスロットの値としたものをフレーム毎に連続的に発生させてIチャネルのベースバンド信号とし、同様にしてデー

タシンボルM3の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうちの1つを選び、このスロットから始まるLスロットに前記疑似雑音系列を挿入し、次にデータシンボルM4の値を差分符号化した値に対応して1フレーム内の連続するM個のスロットのうちの1つを選び、このスロットから始まるLスロットに前記反転系列を挿入し、その際疑似雑音系列とその反転系列が重なったスロットについては両者の値の和をそのスロットの値としたものをフレーム毎に連続的に発生させてQチャネルのベースバンド信号とし、互いに90度位相差のある搬送波を用意して、一方をIチャネルのベースバンド信号と掛け合わせ、他方をQチャネルのベースバンド信号と掛け合わせ、最後に両者を加算して直交変調した信号を伝送信号としてデータ伝送を行なうようにし、もって、拡散変調に1種類のみの疑似雑音系列を用い、この系列とその反転系列を用い、さらに互いに直交する2つの搬送波各々に対して別のデータシンボルによるスペクトル拡散パルス位置変調を行っているため、4つのデータシンボルを同時に伝送でき、従来の単純なスペクトル拡散パルス位置変調通信方式の場合に比べて4倍高速にデータ伝送が可能になる。逆に、高速性が要求されない場合は、4分の1の拡散帯域幅で従来と同程度のデータ伝送が可能になる。

【0048】請求項2の発明は、請求項1の発明において、送信機としてデータシンボルM1を入力されて、差分符号化されたデータシンボルM1'を出力する第1の差分符号化器と、データシンボルM2を入力されて、差分符号化されたデータシンボルM2'を出力する差分符号化器と、データシンボルM3を入力されて、差分符号化されたデータシンボルM3'を出力する差分符号化器と、データシンボルM4を入力されて、差分符号化されたデータシンボルM4'を出力する差分符号化器を有し、次に第1の差分符号化器の出力値M1'に対応して1フレームがM+L-1+j(但しj≧0)個のスロットからなる1フレーム内の連続するM個のスロットのうちの1つを1フレーム周期毎に選択することで第1のパルス位置変調信号を出力するパルス位置変調回路を有し、同様に残る3つ差分符号化器からの出力値M2', M3', M4'に対応して同様のパルス位置変調信号を出力するパルス位置変調回路を有し、さらに第1のパルス位置変調信号をトリガ信号として続くLスロットに周期Lの疑似雑音系列を1周期だけ出力することで拡散変調を行なう第1の疑似雑音符号発生器を有し、また、第2のパルス位置変調信号をトリガ信号として続くLスロットに周期Lの反転した疑似雑音系列を1周期だけ出力することで拡散変調を行なう第2の疑似雑音符号発生器を有し、同様に第3のパルス位置変調信号をトリガ信号として続くLスロットに周期Lの疑似雑音系列を1周期だけ出力することで拡散変調を行なう第3の疑似雑音符号発生器を有し、また、第4のパルス位置変調信号をト

リガ信号として続くLスロットに周期L反転した疑似雑音系列を1周期だけ出力することで拡散変調を行なう第4の疑似雑音符号発生器を有し、次に、第1の疑似雑音符号発生器の出力と第2の疑似雑音符号発生器の出力を加算器で加算してIチャンネルのベースバンド信号となし、これと発振器からの正弦波を第1の乗算器により掛け合わせてIチャンネルの中間周波信号に周波数変換し、同様に第3の疑似雑音符号発生器の出力と第4の疑似雑音符号発生器の出力を加算器で加算してQチャンネルのベースバンド信号となし、これと発振器からの正弦波を90度位相器により位相したものを第2の乗算器により掛け合わせてQチャンネルの中間周波信号に周波数変換し、こうして得られた互いに直交する2つの中間周波信号を第3の加算器により加算することにより、変調信号を生成し、最後に必要に応じてRF周波数変換増幅部により、前記変調信号をさらに周波数変換して増幅し送信信号となすようにし、もって、4チャンネルの多値データシンボルをフレームクロック毎に同時に送信するようにしたため、データのビットずれを起こさない。

【0049】請求項3の発明は、請求項2の発明において、データ入力をシリアルに行ない、一定数のシリアルデータを4つのデータシンボルM1、M2、M3、M4に変換するシリアルパラレル変換器を備え、データ入力部にシリアルパラレル変換器を備えているので、シリアルデータ列の送信が可能になる。

【0050】請求項4の発明は、請求項1の発明において、受信機として、請求項2、3で述べたスペクトル拡散パルス位置変調送信機からの信号を受信し、必要に応じて受信信号を増幅して中間周波信号に変換するRF周波数変換増幅部を有し、この中間周波信号を3分岐して、その1つを入力として再生搬送波を生成する搬送波再生回路と、再生搬送波を2分岐して片方を90度位相し互いに直交する再生搬送波を生成するための位相器を有する一方、残りの2つの中間周波信号と互いに直交する再生搬送波を入力信号として直交検波を行ないI、Q2チャンネルのベースバンド信号に変換する2つの周波数変換器を有し、この2つのベースバンド信号各々に対して、送信側と同一の疑似雑音系列（又はその反転系列）が入力されたときに正（又は負）のマッチドパルスを出し、正負のパルスを含むパルス位置変調信号を再生する2つのマッチドフィルタを有し、各々のマッチドフィルタ出力から正のパルスと負のパルスを別々に検出して2つのピーク検知信号を出力するピーク振幅極性検波回路を有し、I、Q各々に対して正負のピーク検知を示す4つのピーク検知信号各々に対してピーク間隔時間を測定してデータを出力する4つのピーク間隔測定回路と、各々の測定データを用いて元のデータシンボルを再生する4つのデータシンボル再生回路を備え、もって、同期搬送波を再生するため、疑似雑音系列とその反転系列に対するマッチドパルスの生成を1つのマッチドフィルタ

で実現でき、同期を取らない方式に比べ、各データシンボルに対するピーク検出が容易になり、復調部の回路構成を簡単にできる、さらに、4チャンネルに多値のデータシンボルをフレームクロック毎に同時に復調できるので、データのビットずれを起こさない。

【0051】請求項5の発明は、請求項1の発明において、受信機として、請求項2、3で述べたスペクトル拡散パルス位置変調送信機からの信号を受信し、必要に応じて受信信号を増幅して中間周波信号に変換するRF周波数変換増幅部を有し、この中間周波信号の中心周波数にほぼ等しい周波数の発振器と、この発振器出力を2分岐して片方を90度位相し互いに直交する局発信号を生成するための位相器を有し、この互いに直交する2つの局発信号各々と先の中間周波信号を2分岐した信号を入力信号として直交検波を行ないI、Q2チャンネルの準ベースバンド信号に変換する2つの周波数変換器を有し、このI、Q2つの準ベースバンド信号各々に対して、送信側と同一の疑似雑音系列（又はその反転系列）が入力されたときに正と負の両方の極性のマッチドパルスを含むパルス位置変調信号を再生する2つのマッチドフィルタを有し、各々のマッチドフィルタ出力からピークの振幅と位相を検出し、I相の正パルス、I相の負パルス、Q相の正パルス、Q相の負パルスを別々に検出して4つのピーク検知信号を出力するピーク振幅位相検波回路を有し、I、Q各々に対して正負のピーク検知を示す4つのピーク検知信号各々に対してピーク間隔時間を測定して測定データを出力する4つのピーク間隔測定回路と、各々の測定データを用いて元にデータシンボルを再生する4つのデータシンボル再生回路を備え、もって、高周波無線信号からのベースバンド信号に変換する際に、厳密なベースバンド信号ではなくオフセット搬送波を許容しているので、搬送波の同期再生が不要になり、周波数変換部の構成を簡単化でき、コストを低減できる、また、無線信号の伝搬環境が悪く、搬送波の再生が技術的に困難な場合にも対応できる。

【0052】請求項6の発明は、請求項4又は5の発明において、復調された4つのデータシンボルを入力信号として1フレーム毎にシリアルデータに変換して出力データ列を得るパラレルシリアル変換器を備え、データ出力部にパラレルシリアル変換器を備えているので、受信データをシリアルに出力することができる。

【0053】請求項7の発明は、請求項1乃至6のいずれかの発明において、拡散変調に用いる疑似雑音系列としてバーカー系列を用い、もって、拡散変調に用いる疑似雑音系列としてバーカー系列を用いているため、M系列などのような通常の周期系列より本変調方式においては相互相関特性を小さくでき、誤り率を下げられるので伝送特性を改善できる。

【0054】請求項8の発明は、請求項1乃至7のいずれかの発明において、フレーム長（ $M+L-1+j$ ）の

値をデータシンボルの取り得る値の最大値 $M$ の2倍以上とし、マッチドフィルタ出力における正と負のパルスの生じるスロット位置が重ならないように配置し、もって、フレーム長 $(M+L-1+j)$ の値をデータシンボルの取り得る値の最大値の2倍以上の値にし、1フレーム内でデータシンボル $M1$ と $M2$ 間及び $M3$ と $M4$ 間でスロット位置を重ならないようにしたため、受信機のマッチドフィルタ出力の正ピークと負ピークの重なりを避けることができるので、ピークの判定が容易になり、受信機の構成を簡易化出来てコストを下げられるとともに、誤り率を下げられ、伝送特性を改善できる。

#### 【図面の簡単な説明】

【図1】 四極型スペクトル拡散パルス位置変調方式の動作原理を説明するための図である。

【図2】 四極型SS-PPM方式送信機の一例を説明するための図である。

【図3】 差分符号化回路の一例を示す図である。

【図4】 パルス位置変調器の一例を示す図である。

【図5】 PN符号発生器の一例を示す図である。

【図6】 クロック生成回路の一例を示す図である。

【図7】 四極型SS-PPM方式受信機（同期式）の一例を説明するための図である。

【図8】 搬送波再生回路の一例を示す図である。

【図9】 デジタル式マッチドフィルタの一例を示す図である。

\* 【図10】 正ピーク検出回路の一例を示す図である。

【図11】 ピーク間隔測定及びデータシンボル再生回路の一例を示す図である。

【図12】 同期クロック再生回路の一例を示す図である。

【図13】 四極型SS-PPM方式受信機（非同期式）の一例を説明するための図である。

【図14】 振幅演算回路の一例を示す図である。

【図15】 位相検出回路の一例を示す図である。

【図16】 スペクトル拡散パルス位置変調通信方式の動作原理を説明するための図である。

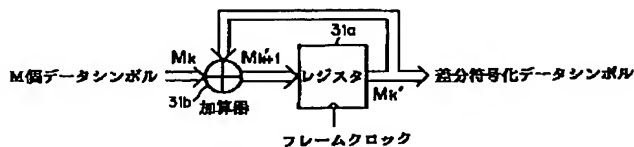
【図17】 送信部の電気回路構成を示す図である。

【図18】 受信部の電気回路構成を示す図である。

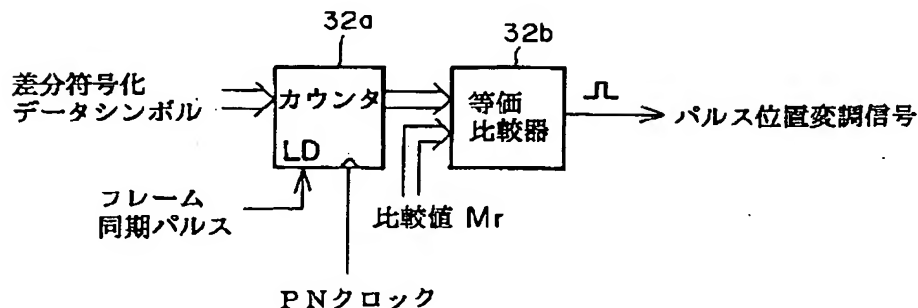
#### 【符号の説明】

30…直並列変換器、31<sub>1</sub>~31<sub>4</sub>…差分符号化器、32<sub>1</sub>~32<sub>4</sub>…パルス位置変調回路、33<sub>1</sub>~33<sub>4</sub>…疑似雑音符号発生器、34<sub>1</sub>~34<sub>2</sub>…加算器、35<sub>1</sub>~35<sub>2</sub>…周波数変換器、36…発振器、37…位相器、38…加算器、39、41…RF周波数変換増幅部、40…クロック生成回路、42…搬送波再生回路、46、47…ディジタルマッチドフィルタ、48、49…ピーク振幅極性検波回路、50<sub>1</sub>~50<sub>4</sub>…ピーク間隔測定回路、51<sub>1</sub>~51<sub>4</sub>…データシンボル再生回路、52…同期クロック再生回路、53…並直列変換器、54…発振器、55…ピーク振幅位相検波回路。

【図3】

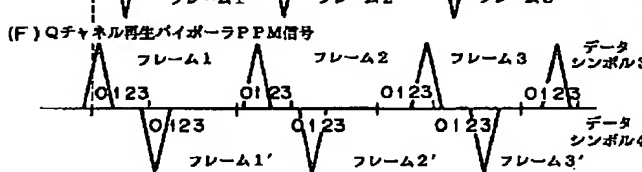
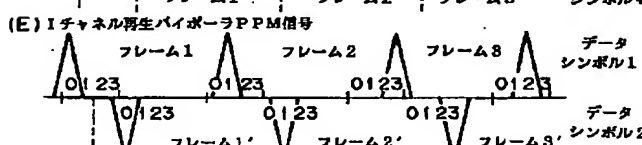
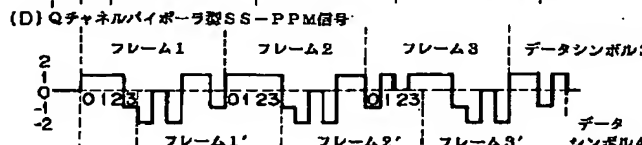
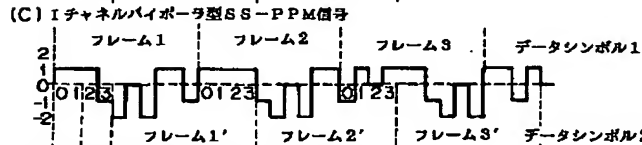
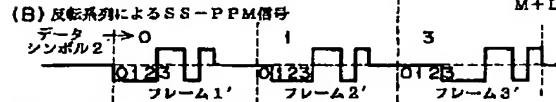
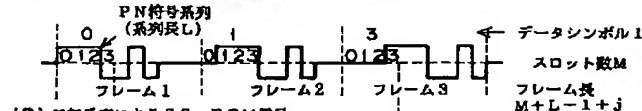


【図4】

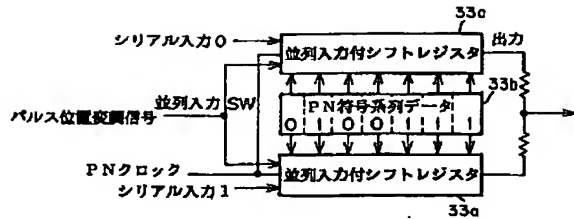


【図1】

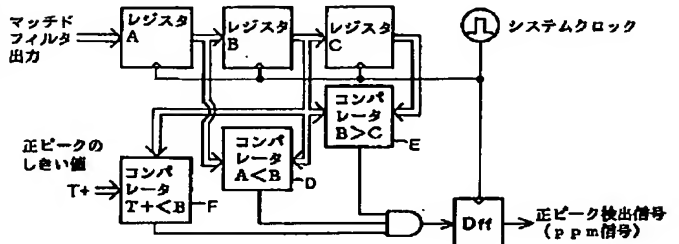
(A) スペクトル拡散パルス位置変調 (SS-PPM) 信号



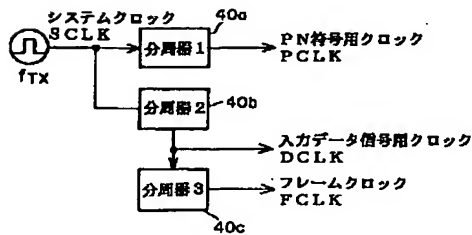
【図5】



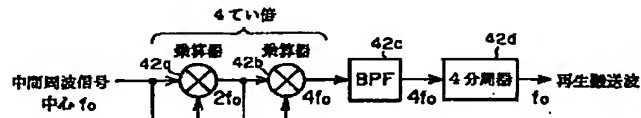
【図10】



【図6】

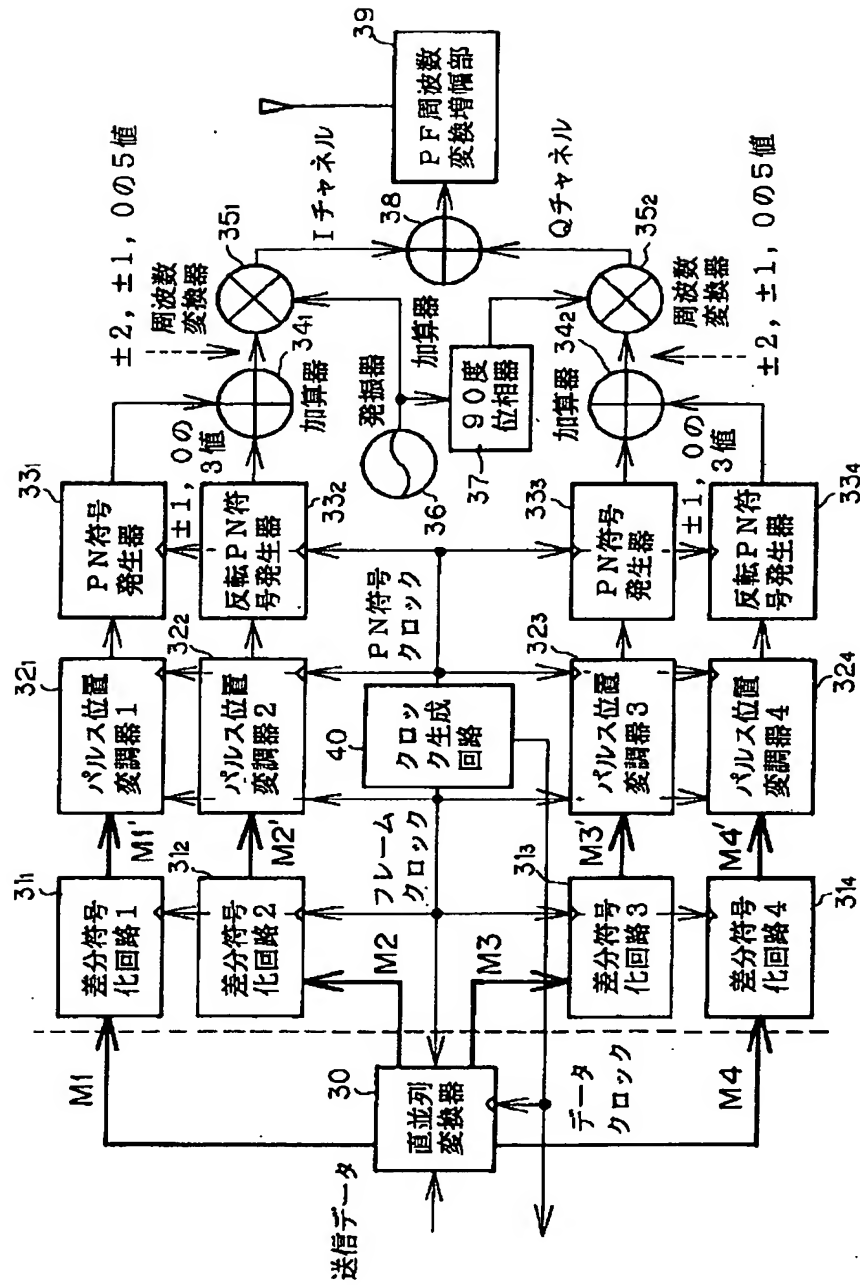


【図8】

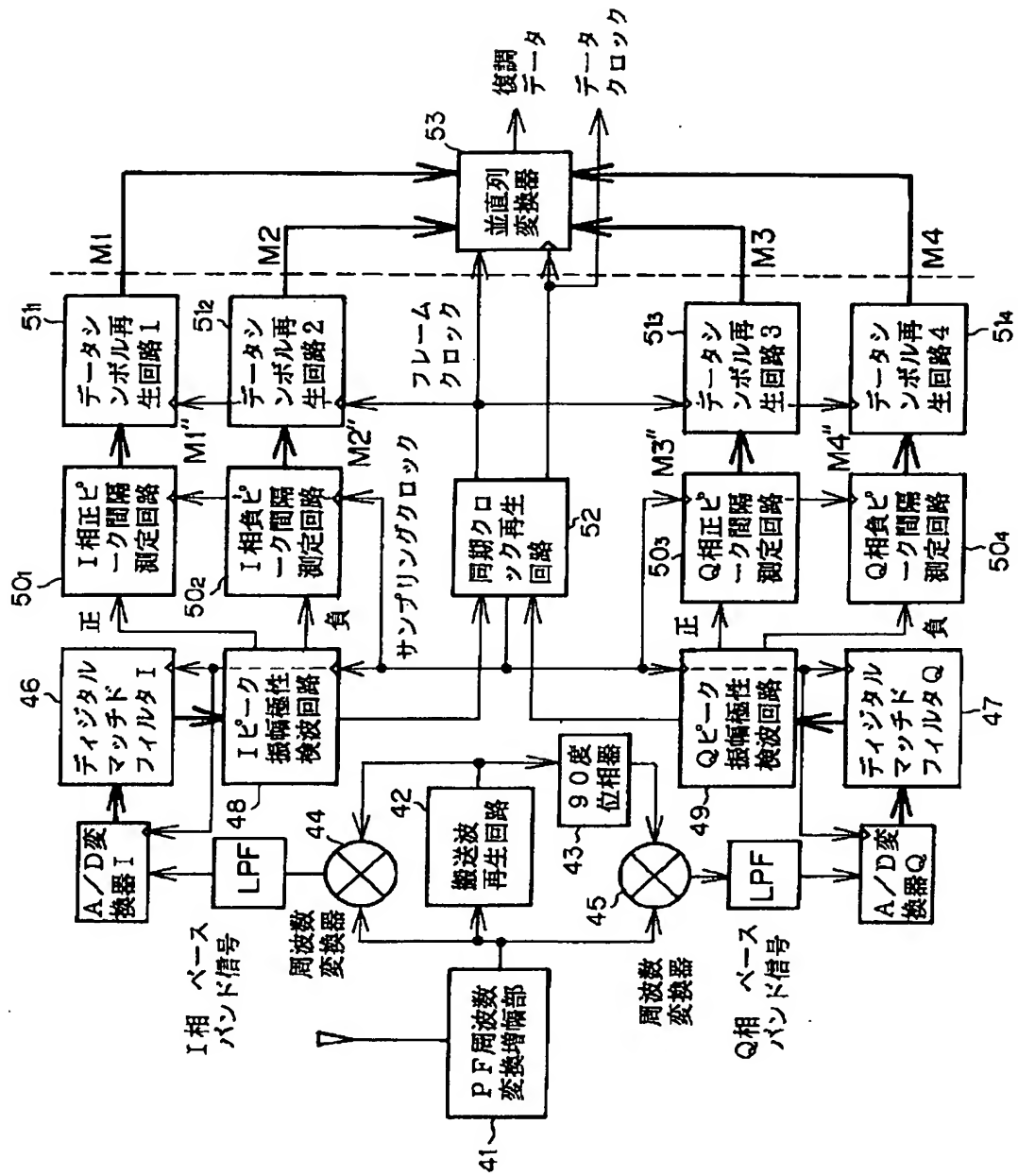




【図2】



【図7】



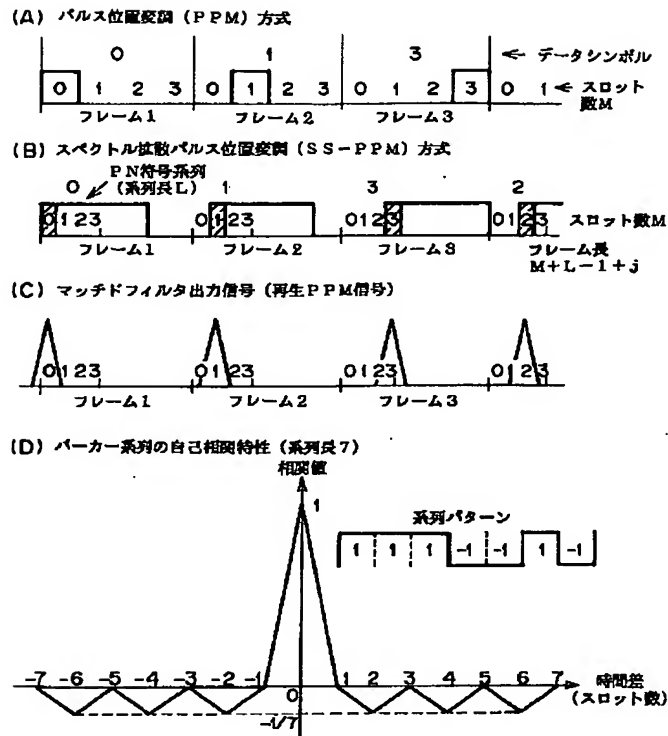


The diagram illustrates a PLL system architecture. Key components include:

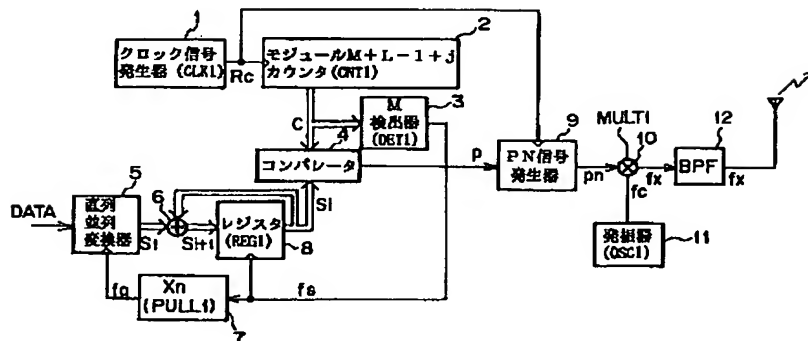
- Pf周波数変換増幅部** (PF Frequency Conversion Amplifier) at the input.
- 90度位相器** (90-degree phase shifter).
- ピーク振幅位相検波回路** (Peak Amplitude Phase Detection Circuit).
- 同期クロック再生回路** (Synchronous Clock Regeneration Circuit).
- データクロック** (Data Clock) and **データ列並立変換器** (Data Parallel-to-Series Converter).
- Q相正ビーク間隔測定回路** (Q-phase positive peak interval measurement circuit).
- データンボル再生素回生回路3** (Data nibble regeneration circuit 3) and **データンボル再生素回生回路4** (Data nibble regeneration circuit 4).
- デジタルマッチドフィルタQ** (Digital matched filter Q).
- A/D変換器I** (A/D converter I).
- LPF** (Low Pass Filter).
- 周波数変換器** (Frequency converter).

Signal paths are indicated by arrows, with labels such as **M3**, **M4**, **503**, **504**, **51a**, and **51b** identifying specific connections or signals within the system.

【図16】



【図17】



【図18】

